

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2005年2月17日 (17.02.2005)

PCT

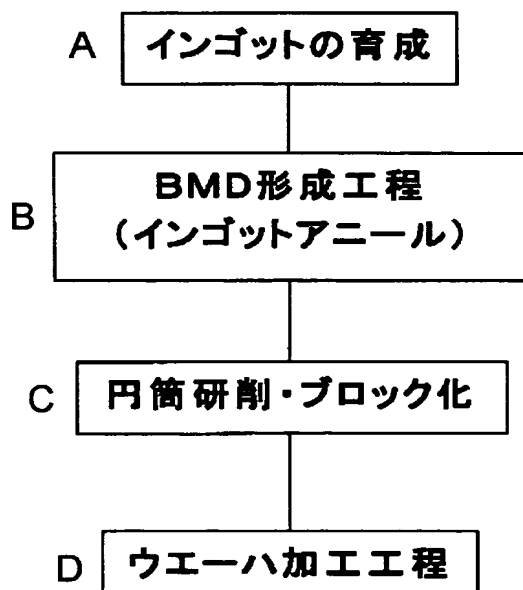
(10) 国際公開番号  
WO 2005/014898 A1

- (51) 国際特許分類<sup>7</sup>: C30B 29/06
- (21) 国際出願番号: PCT/JP2004/011145
- (22) 国際出願日: 2004年8月4日 (04.08.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願2003-292558 2003年8月12日 (12.08.2003) JP  
特願2003-292539 2003年8月12日 (12.08.2003) JP  
特願2003-292596 2003年8月12日 (12.08.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 信越半導体株式会社 (SHIN-ETSU HANDOTAI CO.,LTD.) [JP/JP]; 〒1000005 東京都千代田区丸の内1丁目4番2号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 小林 武史 (KOBAYASHI, Takeshi) [JP/JP]; 〒9618061 福島県西白河郡西郷村大字小田倉字大平150番地 信越半導体株式会社 半導体白河研究所内 Fukushima (JP).
- (74) 代理人: 好宮 幹夫 (YOSHIMIYA, Mikio); 〒1110041 東京都台東区元浅草2丁目6番4号上野三生ビル4F Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,

[続葉有]

(54) Title: PROCESS FOR PRODUCING WAFER

(54) 発明の名称: ウェーハの製造方法



- A... GROW INGOT  
B... BMD FORMATION STEP (ANNEAL INGOT)  
C... CYLINDER GRINDING/BLOCK FORMATION  
D... WAFER MACINING STEP

(57) Abstract: A process for producing a wafer, comprising at least the BMD formation step of subjecting a silicon single crystal having the form of an ingot to heat treatment to thereby form bulk microdefects (BMD) in the interior thereof, and the wafer machining step of machining the ingot furnished with the bulk microdefects (BMD) into a wafer. In this process for producing a wafer, the heat treatment for imparting IG capability in the wafer production can be shortened to thereby enable mass production of wafers of high IG capability. The process can further comprise the wafer heat treatment step of performing heat treatment of wafers after machining and the epitaxial growth step of forming an epitaxial layer on each of the wafers with the result that the productivity of, excelling in gettering effect, anneal wafers and epitaxial wafers can be enhanced.

(57) 要約: ウェーハの製造方法であって、少なくとも、インゴット状態のシリコン単結晶に熱処理を行ない内部に内部微小欠陥 (BMD) を形成するBMD形成工程と、前記内部微小欠陥 (BMD) を形成したインゴットをウェーハに加工するウェーハ加工工程を有するウェーハの製造方法。これにより、ウェーハの製造でIG能力を付与するための熱処理が短縮でき、IG能力の高いウェーハを大量に生産することができるウェーハの製造方法が提供される。さらに、加工後のウェーハを熱処理するウェーハ熱処理工程を有し、あるいは、ウェーハ上にエピタキシャル層を形成するエピタキシャル成長工程を有することもでき、これにより、ゲッタリング効果の優れたアニールウェーハやエピタキシャルウェーハの生産性が向上する。



SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,  
VC, VN, YU, ZA, ZM, ZW.

BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN,  
TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF,

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。